



(51) 国際特許分類6 <b>H01L 21/82, 21/822, 27/04, 21/8242, 27/108</b>	<b>A1</b>	(11) 国際公開番号 <b>WO99/19905</b>  (43) 国際公開日 1999年4月22日 (22.04.99)
(21) 国際出願番号 PCT/JP98/04581  (22) 国際出願日 1998年10月12日 (12.10.98)  (30) 優先権データ 特願平9/278316      1997年10月13日 (13.10.97)      JP 特願平9/297430      1997年10月29日 (29.10.97)      JP  (71) 出願人 (米国を除くすべての指定国について) 富士通株式会社(FUJITSU LIMITED)[JP/JP] 〒211-8588 神奈川県川崎市中原区上小田中4丁目1番1号 Kanagawa, (JP) (72) 発明者 ; および (75) 発明者 / 出願人 (米国についてのみ) 鈴木清市(SUZUKI, Seichi)[JP/JP] 足立和宏(ADACHI, Kazuhiro)[JP/JP] 鈴木範之(SUZUKI, Noriyuki)[JP/JP] 秀島 修(HIDESHIMA, Osamu)[JP/JP] 川端健一(KAWABATA, Kenichi)[JP/JP] 大槻雅也(OHTSUKI, Masaya)[JP/JP] 早矢仕学(HAYASHI, Manabu)[JP/JP] 矢柳純一(YAYANAGI, Junichi)[JP/JP]		〒211-8588 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内 Kanagawa, (JP) 片山雅也(KATAYAMA, Masaya)[JP/JP] 〒487-0013 愛知県春日井市高蔵寺町二丁目1844番2 富士通VLSI株式会社内 Aichi, (JP) (74) 代理人 弁理士 伊東忠彦(ITO, Tadahiko) 〒150-6032 東京都渋谷区恵比寿4丁目20番3号 恵比寿ガーデンプレイスタワー32階 Tokyo, (JP)  (81) 指定国      JP, KR, US.  添付公開書類 国際調査報告書
(54)Title: <b>SEMICONDUCTOR DEVICE HAVING FUSE AND FABRICATION METHOD THEREOF</b>  (54)発明の名称    ヒューズを有する半導体装置およびその製造方法  (57) Abstract A semiconductor device comprising a fuse and an etching stopper film covering the fuse wherein an optical window for exposing the etching stopper film and a contact hole for exposing a conductor pattern are formed simultaneously, and an insulation film covering the fuse is exposed from the optical window by dry etching the etching stopper film.		

